

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-077348

(43)Date of publication of application : 10.05.1983

(51)Int.CI.

H04L 1/06

(21)Application number : 56-176673

(71)Applicant : NEC CORP

(22)Date of filing : 02.11.1981

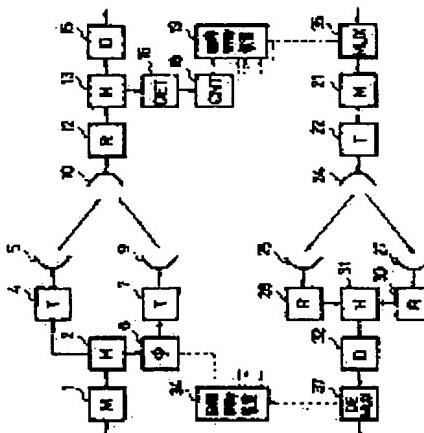
(72)Inventor : SEGUCHI HIROSHI

(54) TRANSMISSION SPACE DIVERSITY CONTROLLING SYSTEM

(57)Abstract:

PURPOSE: To simply and economically transmit control signals, by transmitting a transmission diversity control signal through the use of a vacant bit in a main signal transmission frame of a digital radio transmission system.

CONSTITUTION: An output of a modulator 1 is divided into two at a 2-branching circuit; one is transmitted from a transmission antenna 5 via a transmitter 4 and the other is transmitted from a transmission antenna 9 via a transmitter 7 after phase control at an infinite phase shifter 6. After those signals are amplified at a receiver 12, they are divided into two at a 2-branching circuit 13; one is applied to a demodulator 15 and the other is applied to a phase difference or amplitude distortion detecting circuit 16, and an SD control signal for the phase shifter 6 is generated at an SD (space diversity) control circuit 18. This SD control signal is applied to a time division multiple write circuit 35 via a line controller and written in a specified vacant bit located in the main signal transmission frame. The SD signal transmitted via a modulator 21, a transmitter 22, and a transmission antenna 24 is read out at a time division multiple readout circuit 37 and applied to the phase shifter 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

① 特許出願公開
昭58-77348

⑪ Int. Cl.³
H 04 L 1/06

銘別記号
厅内整理番号
7251-5K

⑫ 公開 昭和58年(1983)5月10日

発明の数 1
審査請求 未請求

(全 3 頁)

⑬ 送信スペースダイバーシティ制御方式

東京都港区芝五丁目33番1号日

本電気株式会社内

⑭ 特 願 昭56-176673
⑮ 出 願 昭56(1981)11月2日
⑯ 発明者 瀬口宏

⑰ 出願人 日本電気株式会社
東京都港区芝5丁目33番1号
⑱ 代理人 弁理士 井出直孝

明細書

1. 発明の名称

送信スペースダイバーシティ制御方式

2. 特許請求の範囲

(1) 受信端用で得られた位相制御信号を送信端局へ転送し送信端局の移相器を制御するよう構成されたデジタル無線伝送方式の送信スペースダイバーシティ制御方式において、上記デジタル無線伝送方式の主信号伝送フレームにあらかじめ小さい空ビットを記録し、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする送信スペースダイバーシティ制御方式。

3. 発明の詳細な説明

本発明は、デジタル無線伝送方式に用いられる送信スペースダイバーシティ制御方式に関するものである。

一般に、16 QAM (quadrature amplitude mod-

ulation) 伝送方式のような高品質で高密度をデジタルマイクロ波用の制御回路としては、時分割多道デジタル方式またはFM (frequency modulation) やFSK (frequency shift keying) 等のアナログ複合変調方式あるいは両者の併用方式等の制御回路が広く知られている。これらの伝送方式では、大容量で高速を要する情報間の監視および制御信号は、主ディジタル信号に時分割で多重化するデジタル制御回路で伝送し、小容量かつ低速でよい各局間の監視および制御信号は、アナログ複合変調回路で伝送する技術が知られている。

一方、既定された文書条件のもとでは、スペースダイバーシティ（以下「SDR」という。）方式をとろうとすると、受信SDR方式を設置することができず、送信SDR方式をとらなければならぬことがある。この送信SDR方式では、受信端用で得られる位相制御信号を相手側の送信端局へ転送する必要があり、上述のような制御回路では実現できない。

本発明はこれを改良するもので、前段の端局間ディジタル制御回路、あるいは端局間のアナログ複合変調回路を用いて、送信モード方式の制御信号が伝送できない場合に、この制御信号を機能になつて経済的に受信端局から送信端局に伝送する方法を提供することを目的とする。;

本発明はデジタル無線伝送方式の主信号伝送フレームに、あらかじめ小さい空ビットを配置しておき、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする。

このことを図面によりさらに詳しく説明する。

第1図は、従来例のAN複合変調を用いた送信SD方式の制御回路の構成図である。

まず、上り回路について説明すると、受信回路1の出力信号は2分岐回路2で2分され、一方は送信機4を介して送信アンテナ5から送出される。また他方は無限移相器6により位相調整された後に、送信機7を介して送信アンテナ9から送出される。これらの日々の制御信号は受信アンテナ10により受信されて受信機12で所定レベルまで増幅され

れた後、2分岐回路23により2分され、一方は復調器15により上り回路復調信号として出力される。また他方は位相差または復調歪検出回路16の入力となる。この検出回路16はSD制御信号の位相差または無限移相器6の制御方向を判定してこの制御信号をSD制御回路18から送出する。

次に下り回路も同様に変調器21の出力信号は送信機22を介して送信アンテナ24から送出される。この出力信号は2つの受信アンテナ25および26により日々受信され、それぞれ受信機28および30により所定レベルまで増幅され、さらに合成回路31により合成されて復調器32から下り回路復調信号として出力される。この復調器32は以下に述べる手順により上り回路受信部で得られたSD制御信号を無限移相器6へ転送する。

すなわちまず上り並び回路の日々の制御信号を回路制御装置19でまとめて、下り回路の送信機22の送信局発射波数をFM変調し、これを下り回路の復調器32のキャリア同期回路でFM復調して目

複合制御装置34により各並び回路の日々制御信号として分離し取出して無限移相器6の位相を調整するのである。

この従来の複合変調方式は簡便な方法で経済性は優れているが、複合変調による主デジタル信号の劣化を無視することができます。この信号の劣化を許容値以下に抑えるために伝送容量が制限されて、マルチバスフェーディングを実現するに必要な十分な応答速度を得ることができない。またこれを解決するために複合変調を行わず独立した制御回路を設けることは経済性に難点があつた。

一般に無線区間では、端端から受信されたデータ信号を適度変換してデータ列の間に等間隔でフレームパルス、マスタークパルス、パリティエンクパルス、デジタル制御信号パルス等を挿入して伝送し種々の制御を行うが、この無線区間デジタル信号のフレーム構成を作成する場合には、1多段重の空ビットが生ずる場合や、あるいは後段構成や価格に影響なく空ビットを故意に配置する場合もある。

本発明は、無線区間デジタル信号のフレーム構成に生じるこの1多段重の空ビットを送信SD制御信号等のアナログ制御機では伝送できない制御信号の伝送に使こうとするものである。

第2図は本発明実施例制御回路の構成図である。第2図において、各符号は第1図の各符号にそれぞれ対応する。

本実施例の特徴ある構成は、前記回路制御装置19から送出される日々制御信号を主信号伝送フレームの所定の空ビットに書き込み時分割多重する時分割多重書き込み回路35が変調器21の入力に接続され、かつこの時分割多重された日々制御信号を読み出し、そのSD制御信号を前記回路制御装置34に送出する時分割多重読み出回路37が復調器32の出力に接続されることにある。

このような構成で送信部では時分割多重書き込み回路35により入力データ列の所定の空ビットに回路制御装置19でまとめた並び回路の日々の制御信号が書き込まれ時分割多重される。また、受信部の時分割多重読み出回路37は所定の空ビットに書き込まれ

た S D 制御信号を検出し四相偏角装置 34 で各並列回線の制御信号を分離し取出して無限多相 6 を調節する。

以上述べたように、本発明によれば高密度デジタル方式の西報構成上必要な機器に簡単な時分割多音番込回路および検出回路を追加するだけで、中容量で高速の送信 S D 制御回路を構成することができる優れた効果がある。さらに送信 S D 制御回路に限らず本発明の回線に付加的な制御回路にも適用することも可能である。

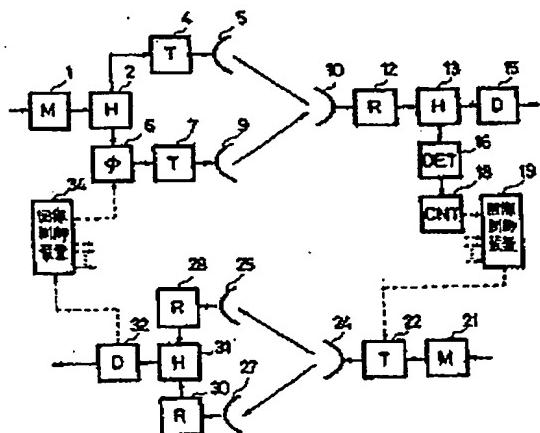
特許出願人 日本電気株式会社
代理人 弁理士 井出 区孝

4. 図面の簡単な説明

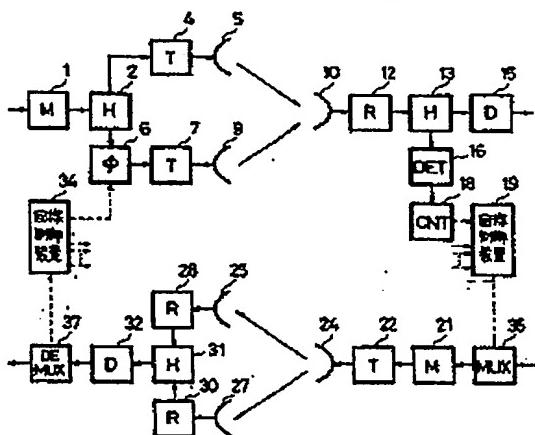
第 1 図は従来例制御回路の構成図。

第 2 図は本発明実施例制御回路の構成図。

1、21…変調器、2、13…2 分岐回路、4、7、
22…送信機、6…無限多相四、5、9、24…送信
アンテナ、10、25、27…受信アンテナ、12、28、
30…受信機、15、22…復調器、16…検出回路、18
… S D 制御回路、19、34…回線・制御装置、31…合
成回路、35…時分割多音番込回路、37…時分割多



第 1 図



第 2 図